Beginn: 14:00
Ort: Arbeitsgruppenraum C2.227
Anwesende: alle Projektgruppenteilnehmer außer Claas Vieler
Da keine bestimmte Tagesordung vorlag und es auch eine Neuigkeiten seitens der Projektleitung gab, wurde einfach ein Bericht der einzelnen Gruppen gefordert.
Vorweg ein Diskusionspunkt der während der Diskusion auftrat: Es wurde wiederholt bemängelt, daß der Festplattenplatz zu begrenzt sei. Vor allem die Portierungen mit dem InCA-Tool haben zur Laufzeit einen großen Speicherbedarf. Dieser wird voraussichtlich steigen, da auch mehr als eine Gruppe mit den Tools arbeiten wird. Als Problemlösung wurde vorgeschlagen mit Detlef zu sprechen welche Möglichkeiten sinnvoll seien. Es wurde auch angeregt sich ggf. eine Festplatte für einen kurzen Zeitraum auszuleihen. Ein weiteres Problem technischer Art ist auch die hohe Anforderung, die die Tools an die Hardware-Leistung stellen, so dauert z.B. die Synthese des Interfaces 1 bis 2 Stunden; je nach Rechnerauslastung und Rechnertyp. Um dieses Arbeiten zu beschleunigen, wurde beschlossen Logins für PG-Mitglieder, die rechenintensive Arbeiten durchführen, auf 'data' zu beantragen. Data ist eine 8 Prozessor-Maschine mit einem halben GB Arbeitsspeicher.
Die einzelnen Gruppen berichteten folgendes:

Simulation Gesamtmodell:
Die Simulation läuft noch nicht. Es gibt Probleme bei den Übereinstimmungen der Bibliotheken. Speedchart, womit der Rechenkern generiert ist, benutzt die sogenannte standard.new.logic während im Interface nur die standard.logic verwendet wird. Ein direktes Austauschen der Bibliotheken ist nicht möglich, da die Einzelteile dann nicht mehr laufen würden. Als Lösungsvorschlag wurde angeregt, Konvertierungsfunktionen von Typen der einen in Typen der anderen Bibliothek zu definieren. Dies soll den Konflikt beheben.

Zur S-Ram-Karte ist folgendes berichtet worden:
(Die Karte soll die Matrixwerte zwischenspeichern, die zur Berechnung der Koeffezienten benötigt werden. Sie soll an die Backplane des Simulators angeschlossen werden.) Die Anzahl der Leitungen ist wie folgt:

- 53 Leitungen insgesamt
- 19 Adreßleitungen
- 32 Datenleitungen (32 Bitwörter)
- 1 Chipselect-Leitung
- 1 W/R-Steuerleitung

Die Karte kann mit 12,5 MHz getaktet werden. Geprüft werden muß noch ob evtl. nur 24 Bit Wörter gelesen werden können. Auch die Anzahl der Adreßleitungen könnte auf 8 Bit verringert werden. Desweiteren muß eine genau definierte Schnittstelle mit einem Protokoll entwickelt werden. Die Karte ist laut Beschreibung sehr resistent gegen Fehler (also 'unkaputtbar' ;-) ).

Synthese Gesamtmodell:
Die Gruppe hat sich in zwei Teile gespalten: einige Mitglieder beschäftigen sich mit der Synthese der einzelnen Rechenwerke, der andere Teil synthetisiert den Algorithmus. Die Rechenwerke lassen sich bisher schwer (mit Warnings) übersetzen. Dabei wird immer auf die Größe der Rechenwerke geachtet und diese möglichst klein gehalten. Beim Algorithmus gab es Probleme mit der Größe. Der Speicherplatz reicht nicht aus, um die Synthese druchzuführen. Als Grund hierfür kommen die Speicherplätze der Matrix und die in Schleifen generierten Elemente des Alg. in Frage. Die Probleme der Schleifen lassen sich vermutlich mit dem Kommando *don't touch* beheben. Der Speicher muß aber irgendwie anders sythetisiert werden.(Kann leicht (oberflächlich) gemacht werden, da später hier die Speicherkarte Abhilfe schafft.)

Michael:
Michael hat Tests mit einem simplen Adder gemacht, um das Verhalten von Ausgängen beim InCA bzgl. enable/disable Leitungen zu untersuchen. Nach Fehlern mit dem Adder hat er ein noch einfacheres Beispiel betrachtet, das im ersten Testmuster funktioniert, in weiteren aber versagt und nur 'hochohmig' liefert. Als Lösung sind Gespräche mit Wolfram H. und Nicolai J. vorgeschlagen.

Lars:
Lars hat das OR-Gatter eingelötet. Es läuft mit 9 ns Verzögerung. Daraus folgt eine Taktfrequenz für den Rechner von 20 MHz. Das Kabelproblem will Lars bis nächste Woche bearbeiten.

Burkhard:
Burkhard hat Tests mit dem in InCA enthaltenen Analyser angestellt. Es gab dabei aber mehr Probleme als erwartet. XP, so heißt das Tool ist leider nur unzureichend dokumentiert. Burkhard will sich nich etwas mit dem Tool beschäftigen und hofft durch Probieren eine sinnvolle Bearbeitung mit dem Analyser zu erreichen.

Interface:
Das Interface läßt sich bisher im InCA routen, liefert aber im Compile-Schritt Fehler, die nicht erklärbar sind, da die Files automatisch generiert werden. Als mögliche Fehlerquelle kommt die Synthese des Interfaces in Frage, da nicht generierte Padzellen zum Weglassen von Teilen der Verkabelung im InCA-Tool führen. Also Lösung für die Probleme soll mit Wolfram H. Rücksprache gehalten werden.

Nach Abschluß der Berichte beendet Christof das Treffen um ca. 15:10 Uhr.