Protokoll vom: 23.02.1995

Projektgruppe Systementwurf 94-95
Michael Niechziol

Begin: 13.00 Uhr
Ort: Besprechungsraum C2.227
Es fehlten : Class Vieler, Holger Willmer, Thomas Bellanger, Lars Werner

Zunächt konnte erfreulicher Weise festgehalten werden, daß ein geeigneter Adapter-Sockel gefunden und bestellt wurde, der es uns ermöglicht die für uns relevanten Pins am Prozessor abgreifen zu können.

Organisatorisches: Das Treffen vom 30.03.95 wurde auf den 29.03.95 um 13.00 Uhr vorverlegt.

Desweiteren stellten die einzelnen Gruppen den momentanen Stand ihrer Teilprojekte vor:

Rechenkern :

Die Rechenkerngruppe hat ihr Übungsbeispiel erfolgreich durchgespielt und will nun im nächsten Schritt versuchen den Fließkommaaddierer, der jedoch noch nicht fertig ist zu integrieren.
Die Implementation des eigentlichen Algorithmus war noch nicht weiter fortgeschritten.
Als weiterer Schritt ist die Spezifikation des Algorithmus in Speechart angeschrebt.

Rechenwerke :

Die Rechenwerkgruppe hat den Integer-Addierer fertiggestellt und synthetisiert. Der Entwurf und folglich auch die Synthese sind nun hierarchisch angelegt.
Bei der Synthese trat folgendes Problem auf, das auch andere Gruppen beachten müssen:
Es ist ohne größere Umstände nicht möglich Komponenten (auch einfache Gatter), die man als Symbole zum Zeichnen mit dem 'Synopsys-Schematic-Editor' aus einer der mitgelieferten Libraries genommen hat, zu synthetisieren. Es ist deshalb erforderlich sich die einfachen primitiven Elemente wie Ands, Ors etc. selbst in VHDL zu formulieren.
Nächster Schritt ist die Implementation und die Synthese des Float-Addierers.

Interface :

Die Interface-Gruppen hat das Interface von Wolfram Hard bereits auf die von uns benötigten Komponenten reduziert und simuliert, desweiteren soll das Timingverhalten desselben noch genauer untersucht werden.
Es ergab sich ausserdem die Notwendigkeit eines Software-Resets für das Interface, der in der nächsten Zeit integriert werden soll.